

1.2.2 半导体二极管

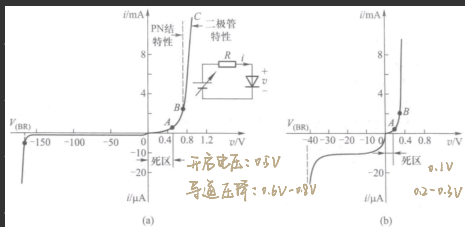


图 1.2.20 整流二极管伏安特性曲线
(a) 硅二极管 2CP6 (b) 锗二极管 2AP15

$$i = I_s (e^{v/V_T} - 1)$$

硅的击穿电压 > 锗

反向击穿的机理：雪崩击穿（低掺杂，>7V），齐纳击穿（高掺杂，<4V）

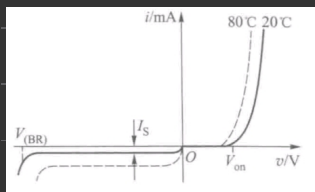


图 1.2.24 二极管的理想模型

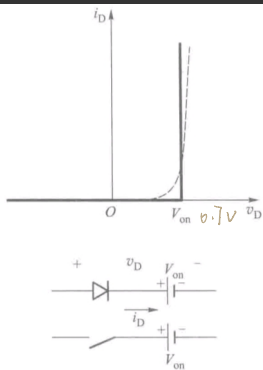


图 1.2.25 二极管的大信号模型

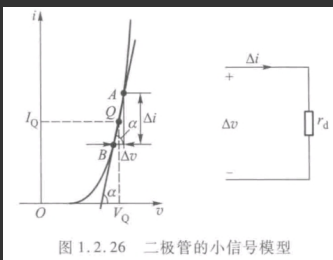


图 1.2.26 二极管的小信号模型

两端电压微小变化导致的电流变化量

$$\text{动态电阻 } r_d = \frac{\Delta V}{\Delta I} \approx \frac{V_T}{I} = \frac{26 \text{ (mV)}}{I_{\alpha} \text{ (mA)}}$$

1.2.3 晶体管(BJT)

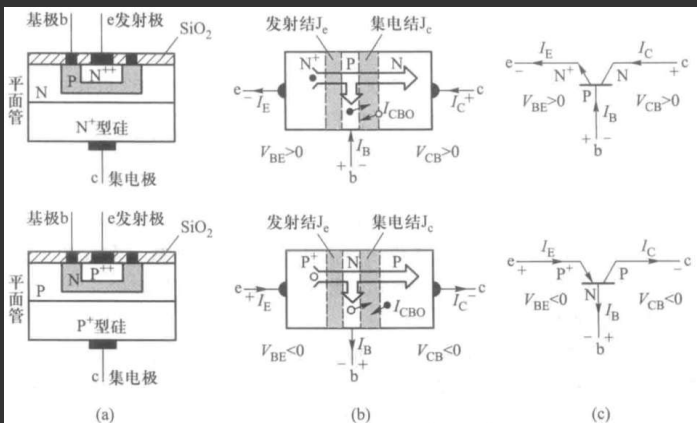


图 1.2.35 NPN 型(平面管)和 PNP 型(平面管)的结构示意图及电路符号

(a) 结构 (b) 示意图 (c) 符号

硅管多 NPN 型

锗管多 PNP 型

发射区浓度远高于集电区

基区很薄, 低掺杂

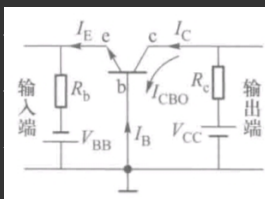
集电结面积大, 有利于

收集载流子

四种工作状态

- ① 放大状态: 发射结正偏 (以保证 I_E 的发送), 集电结反偏 (以保证 I_C 的收集)。这时, BJT 的工作状态称为放大工作状态。
- ② 截止状态: 发射结反偏, 集电结反偏, 称为截止工作状态。
- ③ 饱和状态: 发射结正偏, 集电结正偏, 称为饱和工作状态。
- ④ 倒置状态: 发射结反偏, 集电结正偏, 称为倒置工作状态。

c 不作为输入端, b 不作为输出端



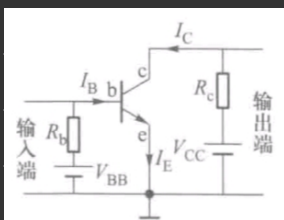
$$I_C < I_E \quad \alpha = \frac{I_C}{I_E} \quad \text{无电流放大作用}$$

$$I_E = I_B + I_C$$

$$I_C = \alpha I_E + I_{CBO}$$

$$I_B = (1 - \alpha) I_E$$

共基连接

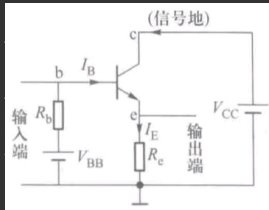


满足 $V_{CE} > V_{BE} > 0.5V$ 时, 硅管工作于放大状态。

$$\beta = \frac{I_C}{I_B} = \frac{\alpha}{1 - \alpha}$$

$$I_C = \beta I_B + (1 + \beta) I_{CBO} = \beta I_B + I_{CEO} \approx \beta I_B \quad \text{电流放大作用}$$

共射连接



共集连接

$$I_E = I_B + I_C = (1 + \beta) I_B + I_{CEO} \approx (1 + \beta) I_B \quad \text{具电流放大作用}$$

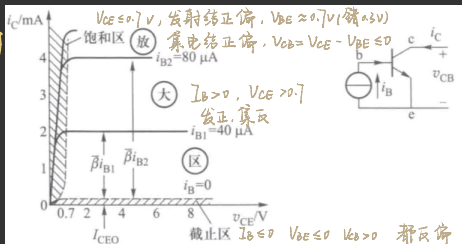
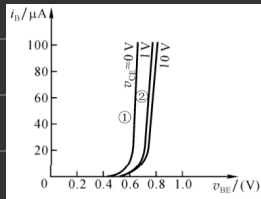


图 1.2.39 NPN 型硅晶体管共射极输出特性曲线

$$I_C = \beta I_B + I_{CEO}$$



输入特性

$$\text{直流放大系数 } \bar{\beta} = \frac{I_C}{I_B} \quad \text{交流放大系数 } \beta = \frac{\Delta I_C}{\Delta I_B}$$

集电结反向饱和电流 I_{CBO}

$$\text{穿透电流 } I_{CEO} = (1 + \beta) I_{CBO}$$

集电极最大允许电流 I_{CM}

集电极最大允许功率损耗 P_{CM}

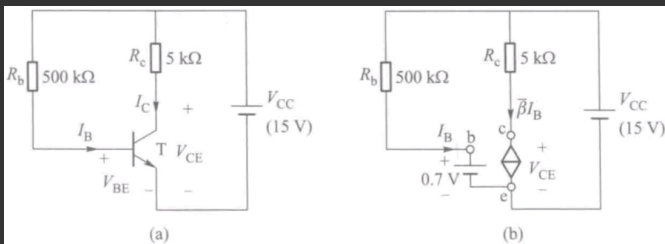


图 1.2.43 放大状态电路图和模型

(a) 电路图 (b) 放大模型

所有 $V_{CE} < 0.7V$ 的状态都是饱和状态, 饱和状态下的 V_{CE} 称为饱和压降 V_{CES}

解题时, 大都假设硅 $V_{CES} = 0.3V$, 锗 $V_{CES} = 0.1V$

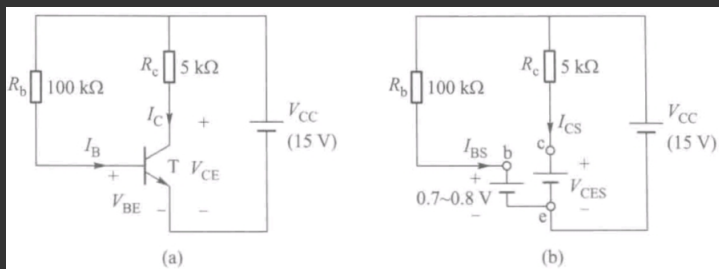


图 1.2.44 饱和状态电路图和模型

(a) 电路图 (b) 饱和模型

判断是否饱和: ① 假设放大, $V_{CE} \leq 0.7 V$

② 算出临界饱和时 ($V_{CES} = 0.7 V$) 时集电极临界饱和电流 I_{CS} 和

基极临界 I_{BS} , $I_b \geq I_{BS}$

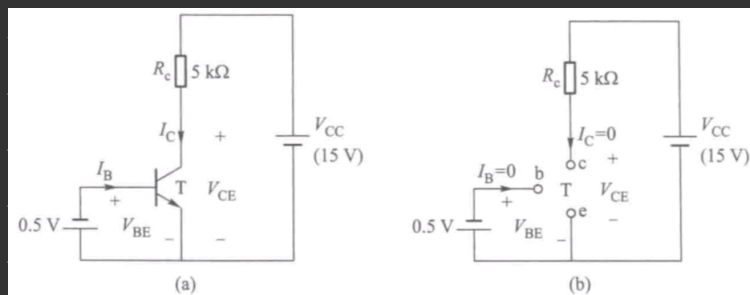


图 1.2.45 截止状态电路图和模型

(a) 电路图 (b) 截止模型

流过BJT的电流为0

1.2.4 场效应晶体管(FET)

MOSFET有四种 — 增强型/耗尽型 N 沟道/ P 沟道
(E) (D)

JFET只有耗尽型 N/P

无外加栅源电压 ($V_{GS} = 0$), E 型 $I_D = 0$, D 型 $I_D \neq 0$

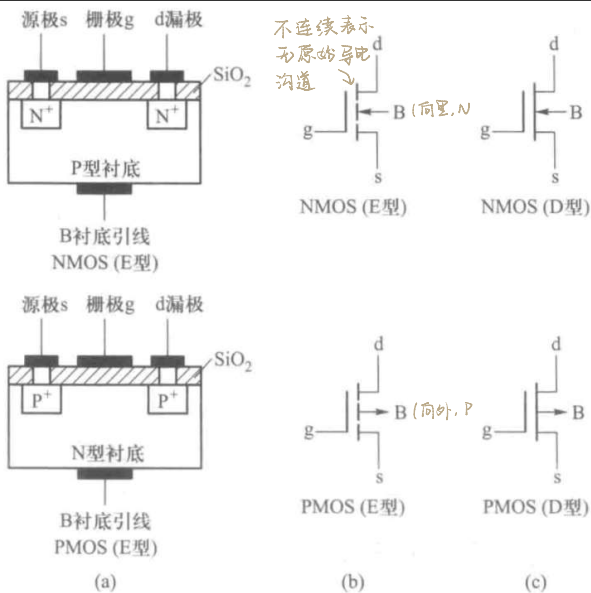


图 1.2.49 MOS 管结构示意图和电路符号

(a) 结构 (b) 增强型电路符号 (c) 耗尽型电路符号

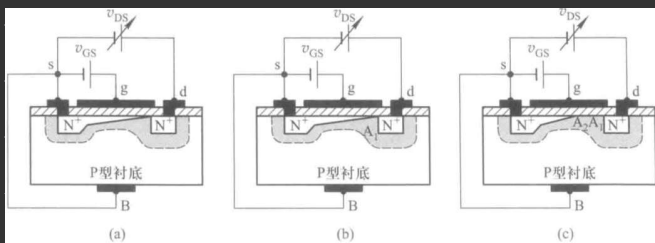


图 1.2.50 在 $V_{GS} > V_T$ 时, V_{DS} 对增强型 NMOSFET 的影响

(a) 可变电阻区 (b) 预夹断 (c) 恒流区

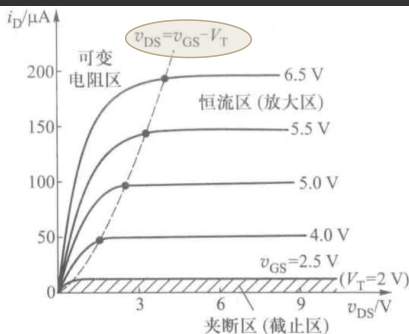
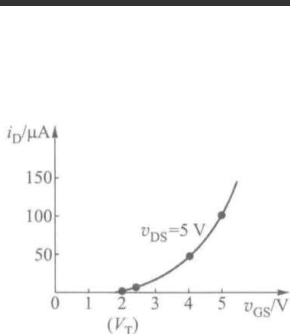
① $V_{GS} = 0$ 时, d-s 间未形成导电沟道, 呈高阻, 无漏极电流, $I_D = 0$

② $V_{GS} > 0$ 时, 栅极和衬底间产生垂直电场(栅极指向衬底)。当 $V_{GS} > V_T$ (开启电压), 形成 N 型导电沟道, d-s 间呈现低阻, 在 V_{DS} 作用下产生漏极电流 I_D 。 $V_{GS} \uparrow$, 导电沟道厚 $\uparrow$, d-s 间 $R \downarrow$, $I_D \uparrow$

④ 由于沟道电阻存在, I_D 沿沟道方向产生的电压降又使沟道上电场产生不均匀, 近源端电压差较高, 近似 V_{GS} ; 近漏端电压差较低, $V_{GD} = V_{GS} - V_{DS}$.

V_{DS} 较小时, 对沟道影响不大, 沟道主要受 V_{GS} 控制, I_D 随 V_{DS} 个而个

V_{GS} 使 $V_{GD} = V_{GS} - V_{DS} = V_T$, 近漏极端处出现“预夹断”(对应 $V_{DS} = V_{GS} - V_T$), 此后, V_{DS} 个, $I_D \rightarrow$ 趋于饱和(即 I_D 在 $V_{DS} > V_{GS} - V_T$ 后呈恒流特性). 这时, 若要 I_D 个, 必须加大 V_{GS} , 使沟道增厚.

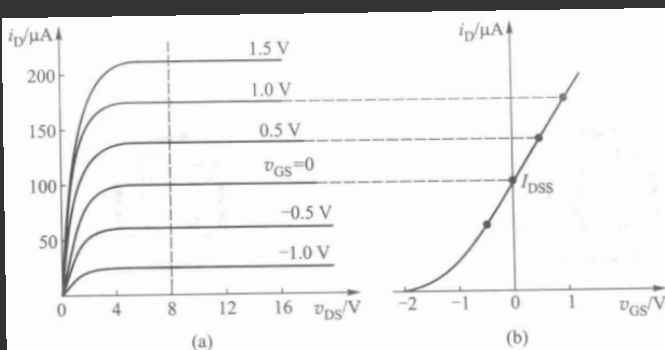


增强型
NMOS

图 1.2.51 增强型 NMOS 管转移特性曲线 图 1.2.52 增强型 NMOS 管漏极特性曲线

$I_D = I_{D0} (V_{GS} / V_T - 1)^2$ I_{D0} 是 $V_{GS} = 2 V_T$ 时的 I_D

- ① 可变电阻区 $V_{GS} > V_T$ 且 $V_{DS} < V_{GS} - V_T$, 当 V_{GS} 一定, I_D 随 V_{DS} 个而线性个, 可模拟一个压控电阻 $R_{DS} = V_{DS} / I_D$
- ② 恒流区 $V_{GS} > V_T$ 且 $V_{DS} \geq V_{GS} - V_T$, 该区域内, I_D 主要受 V_{GS} 控制, 与 V_{DS} 几乎无关, 呈现较恒流
- ③ 夹断区(截止区) $V_{GS} \leq V_T$, $I_D \approx 0$



耗尽型
NMOS

图 1.2.53 耗尽型 NMOS 管的伏安特性曲线

(a) 输出特性 (b) 转移特性

V_{DS} 一定, V_{GS} ↑时, 导电沟道变厚, 沟道R↓, I_D ↑; 反之, V_{GS} ↓变为负, 沟道变薄, R↑.

I_{D0} . 当 V_{GS} 减小到 $V_{GS} = V_P$ 时(夹断电压), 导电沟道消失, $I_D = 0$, FET截止

方程 $I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$
 ↑
 饱和漏极电流

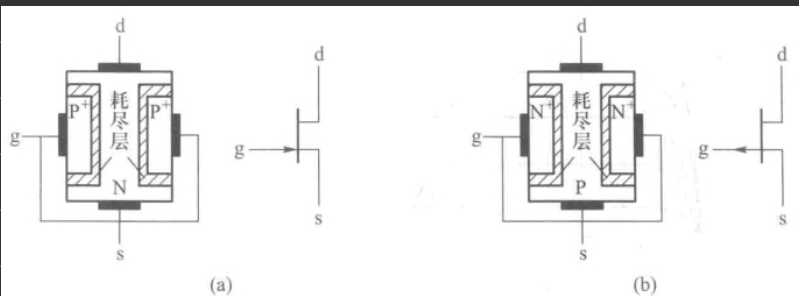


图 1.2.54 JFET 结构示意图和电路符号

(a) N 沟道 (b) P 沟道

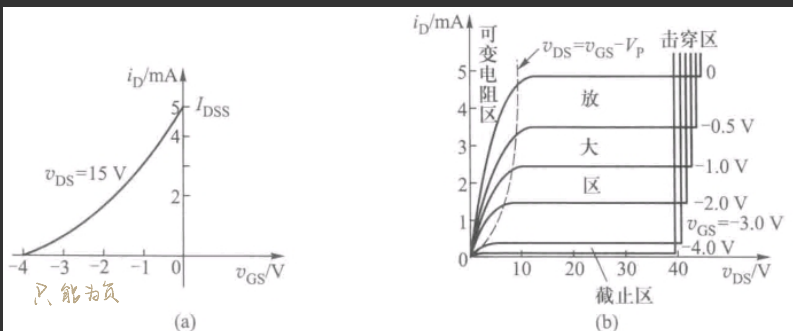


图 1.2.55 JFET 共源转移特性和输出特性曲线

(a) JFET 的转移特性 (b) JFET 的输出特性

交流参数 低频跨导(互导) $g_m = \left. \frac{\Delta I_D}{\Delta V_{GS}} \right|_{V_{DS}=\text{常数}} = -\frac{2I_{DSS}}{V_P} \left(1 - \frac{V_{GS}}{V_P}\right) = -\frac{2}{V_P} \sqrt{I_{DSS} I_D}$ 耗尽型 MOSFET

交流输出电阻 $r_{DS} = \left. \frac{\Delta V_{DS}}{\Delta I_D} \right|_{V_{GS}=\text{常数}}$

$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2$

种类 电压	增强型		耗尽型			
	NMOS	PMOS	N结型	P结型	NMOS	PMOS
栅源电压 V_{GS}	正	负	负	正	负(正)	正(负)
漏源电压 V_{DS}	(正)	负	(正)	负	(正)	负

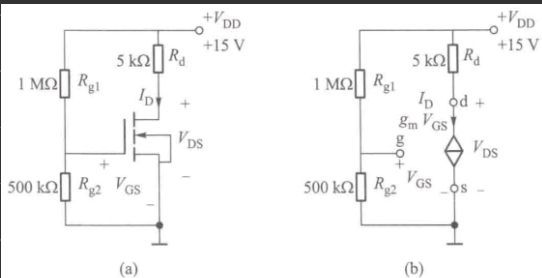


图 1.2.56 NMOS 管放大区电路图和模型

(a) 电路图 (b) 模型

$$I_D = g_m V_{GS}$$

$$V_{GS} > V_T \quad V_{DS} (= V_{GS} - V_{DS}) < V_T$$

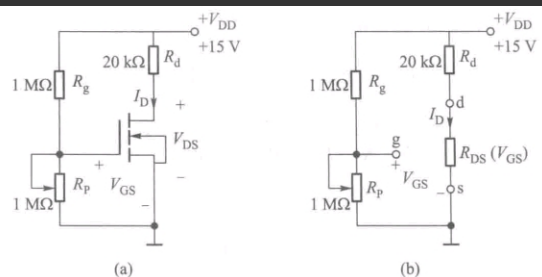


图 1.2.57 NMOS 管可变电阻区电路图和模型

(a) 电路图 (b) 模型

$$V_{GS} > V_T \quad V_{DS} > V_T$$

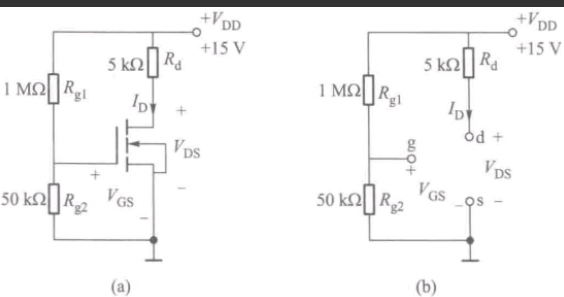


图 1.2.58 NMOS 管截止区电路图和模型

(a) 电路图 (b) 模型

$$V_{GS} < V_T$$

